

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Ken KUMAKURA, et al.

Application No.:

Group Art Unit:

Filed: March 10, 2004

Examiner:

For: PLASMA DISPLAY APPARATUS

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2003-154210

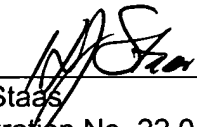
Filed: May 30, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: March 10, 2004

By: 
H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 5 月 3 0 日
Date of Application:

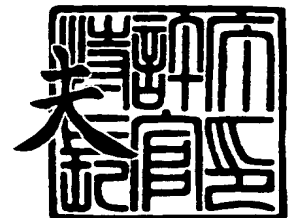
出 願 番 号 特 願 2 0 0 3 - 1 5 4 2 1 0
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 5 4 2 1 0]

出 願 人 富士通日立プラズマディスプレイ株式会社
Applicant(s):

2 0 0 3 年 1 2 月 1 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 1 0 4 4 0 8



【書類名】 特許願

【整理番号】 0300065

【提出日】 平成15年 5月30日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G09G 3/28
G09G 3/20

【発明の名称】 プラズマディスプレイ装置

【請求項の数】 4

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 熊倉 健

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 金澤 義一

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
アドバンスデジタル内

【氏名】 黄木 英明

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 藤崎 隆

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 横山 敦史

**【特許出願人】****【識別番号】** 599132708**【氏名又は名称】** 富士通日立プラズマディスプレイ株式会社**【代理人】****【識別番号】** 100077517**【弁理士】****【氏名又は名称】** 石田 敬**【電話番号】** 03-5470-1900**【選任した代理人】****【識別番号】** 100092624**【弁理士】****【氏名又は名称】** 鶴田 準一**【選任した代理人】****【識別番号】** 100100871**【弁理士】****【氏名又は名称】** 土屋 繁**【選任した代理人】****【識別番号】** 100082898**【弁理士】****【氏名又は名称】** 西山 雅也**【選任した代理人】****【識別番号】** 100081330**【弁理士】****【氏名又は名称】** 樋口 外治**【手数料の表示】****【予納台帳番号】** 036135**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003411

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】 交互に配置された第 1 の方向に伸びる複数の第 1 及び第 2 電極と、前記第 1 の方向に垂直な第 2 の方向に伸びる複数の第 3 電極とを有する表示パネルと、

前記複数の第 1 電極の中の奇数番目の電極に共通に印加する維持放電パルスを出力する奇数第 1 電極駆動回路と、

前記複数の第 1 電極の中の偶数番目の電極に共通に印加する維持放電パルスを出力する偶数第 1 電極駆動回路と、

前記複数の第 2 電極の中の奇数番目の電極に共通に印加する維持放電電圧パルスを出力する奇数第 2 電極駆動回路と、

前記複数の第 2 電極の中の偶数番目の電極に共通に印加する維持放電パルスを出力する偶数第 2 電極駆動回路とを備え、

前記複数の第 1 と第 2 電極との間で発光表示のための維持放電を行われるプラズマディスプレイ装置において、

前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路と、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路は、それぞれ前記表示パネル上において前記第 2 の方向に並んで配置されてなり、前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路の前記第 2 の方向の配列順と、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路の前記第 2 の方向の配列順は、逆であることを特徴とするプラズマディスプレイ装置。

【請求項 2】 請求項 1 に記載のプラズマディスプレイ装置であって、

前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路は、前記表示パネルの前記第 1 の方向の一方の側に、前記第 2 の方向に並んで配置され、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路は前記表示パネルの前記第 1 の方向の他方の側に、前記第 2 の方向に並んで配置され、前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路の前記第 2 の方向の配列順と、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路の前記第 2 の方向の配列順は、逆である

ことを特徴とするプラズマディスプレイ装置。

【請求項 3】 請求項 1 に記載のプラズマディスプレイ装置であって、

前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路と、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路は、前記表示パネルの前記第 1 の方向の一方の側に、前記第 2 の方向に並んで配置され、前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路の前記第 2 の方向の配列順と、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路の前記第 2 の方向の配列順は、逆であることを特徴とするプラズマディスプレイ装置。

【請求項 4】 請求項 1 に記載のプラズマディスプレイ装置であって、

前記奇数第 1 電極駆動回路及び前記偶数第 1 電極駆動回路、前記奇数第 2 電極駆動回路及び前記偶数第 2 電極駆動回路は、前記第 1 電極又は前記第 2 電極に前記維持放電パルスを出力するための 2 個のコネクタをそれぞれ有し、

前記 2 個のコネクタは、前記第 2 の方向に並列に配置され、

前記 2 個のコネクタの一方は、前記表示パネルの前記第 2 の方向の略半分の一方に設けられた前記第 1 電極又は第 2 電極をつなぎ、前記 2 個のコネクタの他方は、前記表示パネルの前記第 2 の方向の略半分の他方に設けられた前記第 1 電極又は第 2 電極をつなぐことを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、AC（交流）型プラズマディスプレイパネル（Plasma Display Panel:PDP）を有するプラズマディスプレイ装置（PDP 装置）に関し、特に維持電極のすべての間を表示ラインとして利用し、表示フレーム毎に奇数表示ラインと偶数表示ラインを交互に表示するインターレース表示を行う ALIS 方式の PDP 装置に関する。

【0002】

【従来の技術】

AC 型 PDP を使用した PDP 装置は薄型の大画面表示装置として実用化されており広く使用されている。特開平 9-160525 号公報は、電極の本数を変

えずに表示ライン数を2倍にするALIS方式のPDP装置を記載している。また、特開平11-327503号公報は、ALIS方式のPDP装置において、第1電極(X電極)及び第2電極(Y電極)(合わせて維持電極とも称する。)に維持放電(サステイン放電)電圧パルスを印加するサステインドライバを低耐圧の素子で実現する構成を開示している。本発明は、特開平9-160525号公報及び特開平11-327503号公報に開示されたALIS方式のPDP装置に適用される。

【0003】

図1は、上記の特開平11-327503号公報に開示されたALIS方式のPDP装置の概要を示すブロック図である。図1に示すように、パネル1には、第1の方向(ここでは横方向)に伸び、交互に等間隔で設けられた第1電極X及び第2電極Yと、第1の方向に垂直な第2の方向(ここでは縦方向)に伸び、等間隔で設けられたアドレス電極Aが設けられている。ALIS方式のPDP装置では、X電極とY電極のすべての間に表示ラインが形成される。すなわち、501本のX電極と500本のY電極が設けられた場合には、各Y電極の両側に隣接するX電極との間に1000本の表示ラインが形成される。そして、各表示ライン(X電極とY電極の間)とアドレス電極の交点部分に表示セルCが形成される。

【0004】

各アドレス電極Aは、アドレスドライバ11により駆動され、アドレスドライバ11から独立に電圧パルスが印加される。各X電極は第1(X)電極駆動回路12により駆動される。第1電極駆動回路12は、奇数Xサステインドライバ(X-odd)13と偶数Xサステインドライバ(X-even)14とを有する。奇数番目のX電極は、奇数Xサステインドライバ13により駆動され、サステイン放電時には維持放電パルスが印加される。偶数番目のX電極は、偶数Xサステインドライバ14により駆動され、サステイン放電時には維持放電パルスが印加される。奇数番目のX電極に印加される維持放電パルスと偶数番目のX電極に印加される維持放電パルスは逆相である。各Y電極は第2(Y)電極駆動回路15により駆動される。第2電極駆動回路15は、スキンドライバ16と、奇数

Yサステインドライバ (Y-odd) 17と偶数Yサステインドライバ (Y-even) 18とを有する。各Y電極は、スキャンドライバ16により駆動され、アドレス動作時には順にスキャンパルスが印加される。また、サステイン放電時には、奇数Yサステインドライバ17がスキャンドライバ16を介して奇数番目のY電極に維持放電パルスを印加し、偶数Yサステインドライバ18がスキャンドライバ16を介して偶数番目のY電極に維持放電パルスを印加する。奇数番目のY電極に印加される維持放電パルスと偶数番目のY電極に印加される維持放電パルスは逆相であり、奇数番目のX電極に印加される維持放電パルスと偶数番目のY電極に印加される維持放電パルスが同相である。

【0005】

維持放電パルスは約200Vのパルスであり、上記のように奇数番目と偶数番目のX電極又はY電極に印加する維持放電パルスは逆相であるため、奇数Xサステインドライバ13と偶数Xサステインドライバ14及びスキャンドライバ16と奇数Yサステインドライバ17と偶数Yサステインドライバ18をそれぞれ同一チップに集積すると、駆動素子の各部には非常に大きな電圧が印加されることになり、耐圧の大きな素子を使用する必要がある。そのため、駆動回路のコストが増大したり、十分な動作速度を得るのが難しいという問題が生じる。そこで、特開平11-327503号公報は、スキャンドライバ16を奇数番目のY電極を駆動する奇数スキャンドライバと偶数番目のY電極を駆動する偶数スキャンドライバに分けて別々のチップに形成し、奇数Yサステインドライバ17と偶数Yサステインドライバ18の別々のチップに形成し、更に奇数Xサステインドライバ13と偶数Xサステインドライバ14も別々のチップに形成することを開示している。これにより、1チップ内で素子に印加される電圧を低減することが可能になり、低耐圧の素子が使用できる。

【0006】

図1のALIS方式のPDP装置については、上記の特開平9-160525号公報及び特開平11-327503号公報に詳しく説明されているので、ここではこれ以上の説明を省略する。

【0007】

図2は、図1に示したPDP装置のX電極とY電極の駆動に関する駆動回路部品を実装する場合の配置を示す図である。図示のように、パネル1の左側にはX電極の端子が設けられ、2個のコネクタ41と42を介して外部に接続できるようになっている。同様に、パネル1の右側にはY電極の端子が設けられ、2個のコネクタ43と44を介して外部に接続できるようになっている。回路基板21には、奇数番目のX電極を駆動するサステインドライバ(X-odd)22と偶数番目のX電極を駆動するサステインドライバ(X-even)23とが設けられ、X-odd22の信号線24とX-even23の信号線25は、それぞれコネクタ41と42を介してパネル1の奇数番目のX電極と偶数番目のX電極に接続される。図示のように、コネクタ41はパネル1の紙面上の上半分のX電極を接続し、そのX電極には奇数番目及び偶数番目のX電極が含まれる。同様に、コネクタ42はパネル1の紙面上の下半分のX電極を接続し、そのX電極には奇数番目及び偶数番目のX電極が含まれる。

【0008】

回路基板31には、スキヤンドライバ16を構成する複数のスキヤンドライバ素子32と、奇数番目のY電極を駆動するサステインドライバ(Y-odd)33と偶数番目のY電極を駆動するサステインドライバ(Y-even)34とが設けられている。複数のスキヤンドライバ素子32は、奇数番目のY電極を駆動する奇数ドライバ素子と、偶数番目のY電極を駆動する偶数ドライバ素子とに分けられ、奇数ドライバ素子と偶数ドライバ素子は交互に配置される。Y-odd33の信号線35は奇数ドライバ素子に接続され、Y-even34の信号線36は偶数ドライバ素子に接続される。奇数ドライバ素子と偶数ドライバ素子の出力線は、配置された順にコネクタ43と44を介して対応する奇数番目のY電極と偶数番目のY電極に接続される。ここでは、奇数ドライバ素子と偶数ドライバ素子はそれぞれ4個ずつ設けられ、紙面上で上側に配置された2個の奇数ドライバ素子と2個の偶数ドライバ素子の出力線がコネクタ43を介してパネル1の上半分のY電極に接続される。同様に、下側に配置された2個の奇数ドライバ素子と2個の偶数ドライバ素子の出力線がコネクタ44を介してパネル1の下半分のY電極に接続される。X-odd22、X-even23、Y-odd33及び

Y-even 34 は、同じ仕様の素子で実現される。

【0009】

駆動回路はパネルのガラスとは別の回路基板に設けられるので、駆動回路の出力線とパネルの電極端子を接続するためにコネクタが必要である。X電極とY電極はそれぞれ約500本ずつあるので、1個のコネクタでX電極又はY電極を接続するのは難しく、図示のようにX電極又はY電極をパネルの上半分と下半分に分けて、2個のコネクタで接続する。

【0010】

【特許文献1】

特開平9-160525号公報

【特許文献2】

特開平11-327503号公報

【0011】

【発明が解決しようとする課題】

従来のPDP装置の維持放電用駆動回路は図2に示すような配置を有するが、各X電極及び各Y電極から対応する駆動回路までの維持放電パルスの信号経路の長さや配線パターンの面積が異なり、そのために配線のインピーダンスや寄生インダクタンスが異なる。信号経路の寄生インダクタンスはリングングと呼ばれる現象を引起す。図3は、リングングの発生を説明する図である。

【0012】

X電極及びY電極の位置により、信号経路の長さや配線パターンの面積が異なり、長い信号経路は短い信号経路より大きな寄生インダクタンスを有する。図3の(A)では、X電極サステイン回路2からセルC-1を構成するX電極までの信号経路4は比較的短く、セルC-2を構成するX電極までの信号経路5は比較的長く、Y電極サステイン回路3からセルC-1を構成するY電極までの信号経路7は比較的短く、セルC-2を構成するY電極までの信号経路8は比較的長いとする。ここでは、長い信号経路5及び8の寄生インダクタンスと短い信号経路4及び7の寄生インダクタンスの差に相当するインダクタンス6と9が、長い信号経路5及び8に設けられていると考える。図3の(B)に示したように、X電

極又はY電極にサステインパルスを印加すると、寄生インダクタンスのためにサステインパルス電圧が変動し、サステインパルス電圧が部分的に高くなる。これをリングングと呼ぶ。リングングがあると、図示のように、サステイン放電の時間が広がり、強度が増加して光出力が増加する。リングングの大きさ、すなわち光出力の強度は寄生インダクタンスの大きさに応じて変動し、リングングが大きい場合には光出力も増大する。従って、図3の(A)のセルC-1とC-2をサステイン駆動すると、セルC-2の方の輝度が高くなる。

【0013】

リングングによる発光強度の変動は小さく、あまり目立たないが、リングングの大きな表示ライン又はリングングの小さな表示ラインがある程度の本数まとまって存在し、しかもその周囲の表示ラインのリングングの状態が大きく異なる場合に目立ち、無視できなくなる。従来のPDP装置では、リングングは存在するが、画面全体に渡ってリングングの状態が徐々に変化するために、リングングによる輝度ムラはほとんど問題にならなかった。しかし、図1及び図2に示した従来のALIS方式のPDP装置では、画面の中央部分にリングングの大きな表示ラインがまとまって存在し、それに隣接してリングングの小さな表示ラインが存在するため、輝度ムラが目立つという問題が発生する。図4は、ALIS方式のPDP装置におけるリングングによる輝度ムラの発生を説明する図である。

【0014】

パネル1は501本のX電極と500本のY電極を有するとする。ここで矢印で示した250本目のX電極51とY電極52及び251本目のX電極53とY電極54について考える。250本目のX電極51は、経路Lで示すようにコネクタ41を介してX-even23に接続される。X-even23はコネクタ41から遠い側に配置されているので、相対的に信号経路（経路長）が長くなる。また、250本目のY電極52も、コネクタ43を介してY-even34に接続されるので、同様に信号経路が長くなる。251本目のX電極53は、コネクタ42を介してX-odd22に接続されるので信号経路が長くなり、251本目のY電極54も、コネクタ44を介してY-odd33に接続されるので信号経路が長くなる。このように、中央部の4本のX電極とY電極の信号経路が長

くなる。

【0015】

これに対して、この中央部の4本のX電極とY電極に隣接する249本目のX電極は、経路Sで示すようにコネクタ41を介して近い側にあるX-odd22に接続されるので信号経路が相対的に短くなる。同様に、249本目のY電極及び252本目のX電極とY電極の信号経路も短くなる。

【0016】

図4では、各X電極と各Y電極の経路長をその周辺と比べた場合に、長い時には「L」で、短い時には「S」で示した。

【0017】

このように、中央部の4本のX電極とY電極の信号経路が長く、それらにより形成される3本の表示ラインの輝度は高くなるが、中央部の4本に隣接するX電極とY電極の信号経路は短く、より形成される表示ラインの輝度は低いので、全面を同じレベルに点灯した場合などに、画面中央に高輝度ラインが現れ、表示品質の低下を招く。

【0018】

なお、他の部分では、経路長が長いX電極とY電極の組、及び経路長が短いX電極とY電極の組が交互に規則的に配置されるので、輝度ムラは目立たない。

【0019】

上記の例では、信号経路が長くリングングの大きな表示ラインが集中した例を示したが、リングングの小さな表示ラインが集中してその隣にリングングの大きな表示ラインが存在する場合も同様にムラが目立ち、低輝度のラインが現れて表示品質を低下させる。

【0020】

上記の特開平11-327503号公報は、図5に示すように、複数の奇数Xサステインドライバ22-1、22-2…と偶数Xサステインドライバ23-1、23-2…を交互に配置し、複数の奇数Yサステインドライバ33-1、33-2…と偶数Xサステインドライバ34-1、34-2…を交互に配置する構成を開示している。この構成であれば、各サステインドライバから各X電極又は各

Y電極までの信号経路の差が小さく、リングングによるムラを小さくできる。しかし、サステインドライバのコストを増加させることはその分部品点数の増加と回路基板の面積の増加をもたらすのでコストを増加させるという問題がある。

【0021】

本発明は、このような問題を解決するもので、簡単な構成でリングングによる輝度ムラの発生を低減することを目的とする。

【0022】

【課題を解決するための手段】

本発明のPDP装置は、ALIS方式のPDP装置であり、上記目的を実現するため、第1及び第2電極から奇数第1電極駆動（奇数Xサステイン）回路、偶数第1電極駆動（偶数Xサステイン）回路、奇数第2電極駆動（奇数Yサステイン）回路及び偶数第2電極駆動（偶数Yサステイン）回路までの維持放電パルスの信号経路のそれぞれの長さである経路長がその周辺の第1電極及び第2電極の経路長に比べて長い又は短い第1電極及び第2電極が、集中して存在しないことを特徴とする。例えば、周辺に比べて経路長が異なる第1電極及び第2電極が、4本以上は連続しない場合を、集中して存在しないとする。

【0023】

パネルの第1電極及び第2電極は、第1電極及び第2電極が伸びる第1の方向のパネルの両端に設けられた2個のコネクタを介して奇数Xサステイン回路、偶数Xサステイン回路、奇数Yサステイン回路及び偶数Yサステイン回路に接続される。

【0024】

このような条件を実現する具体的な構成は、別々の素子の形で構成される奇数Xサステイン回路と偶数Xサステイン回路及び奇数Yサステイン回路と偶数Yサステイン回路を、第1の方向に垂直な第2の方向（アドレス電極の伸びる方向）に並列に配列する場合に、奇数Xサステイン回路と偶数Xサステイン回路の配列順を、奇数Yサステイン回路と偶数Yサステイン回路の配列順と逆にする。

【0025】

【発明の実施の形態】

図6は、本発明の第1実施例のALIS方式のPDP装置の構成を示すブロック図である。図1の従来例では、奇数Xサステインドライバ(X-odd)13と偶数Xサステインドライバ(X-even)14及び奇数Yサステインドライバ(Y-odd)と偶数Yサステインドライバ(Y-even)が紙面の上下方向(X電極及びY電極の配列方向)に配列され、その配列順が同じであったのに対して、第1実施例では奇数Xサステインドライバ(X-odd)13と偶数Xサステインドライバ(X-even)14の配列の順序が逆になっている。他の点は従来例と同じであり、パネル1のX電極及びY電極の端子は4個のコネクタ41-44を介して回路基板に接続される。

【0026】

図7は、第1実施例の構成におけるX電極及びY電極の経路長を説明する図であり、図4に対応する図である。

【0027】

第1実施例でも、パネル1は501本のX電極と500本のY電極を有とする。ここで図4の場合と同様に、矢印で示した250本目のX電極51とY電極52及び251本目のX電極53とY電極54について考える。250本目のX電極51は、経路Uで示すようにコネクタ41を介して偶数Xサステインドライバ(X-even)14に接続される。X-even14はコネクタ41に近い側に配置されているので、相対的に信号経路が短くなる。また、250本目のY電極52は、コネクタ43を介してY-even18に接続され、Y-even18はコネクタ43から遠い側に配置されているので、信号経路が長くなる。また、251本目のX電極53は、コネクタ42を介してX-odd13に接続され、X-odd13はコネクタ42に近い側に配置されているので信号経路が短くなる。更に、251本目のY電極54は、コネクタ44を介してY-odd17に接続されるので信号経路が長くなる。このように、中央部の2本のX電極の信号経路は短く、2本のY電極の信号経路は長くなる。

【0028】

更に、この中央部の4本のX電極とY電極に隣接する249本目のX電極は、経路Vで示すようにコネクタ41を介して遠い側にあるX-odd13に接続さ

れるので信号経路が相対的に長くなる。また、2 5 2 本目の X 電極の信号経路は長くなる。同様に、2 4 9 本目の Y 電極の信号経路は短く、2 5 2 本目の Y 電極の信号経路は短くなる。

【0 0 2 9】

図 7 では、各 X 電極と各 Y 電極の経路長をその周辺と比べた場合に、長い時には「L」で、短い時には「S」で示した。パネルの全面に渡って、経路長の長い（又は短い）X 電極と Y 電極が連続して 3 本以上連続することがないので、高輝度又は低輝度のラインが生じることはなく、輝度ムラは目立たない。

【0 0 3 0】

このように、第 1 実施例では、サステインドライバの配列順を変えるだけで輝度ムラを低減できる。

【0 0 3 1】

なお、偶数 X サステインドライバ（X－e v e n）1 4 と奇数 X サステインドライバ（X－o d d）1 3 はできるだけ近接して中央の表示ラインに近い位置に配置することが望ましく、同様に奇数 Y サステインドライバ（Y－o d d）1 7 と偶数 Y サステインドライバ（Y－e v e n）1 8 もできるだけ近接して中央の表示ラインに近い位置に配置することが望ましい。

【0 0 3 2】

図 8 は、本発明の第 2 実施例の P D P 装置の構成を示す図である。第 1 実施例では X 電極駆動回路 1 2 において、奇数 X サステインドライバ（X－o d d）1 3 と偶数 X サステインドライバ（X－e v e n）1 4 の配列順を逆にしたが、第 2 実施例では Y 電極駆動回路 1 5 において、奇数 Y サステインドライバ（Y－o d d）1 7 と偶数 Y サステインドライバ（Y－e v e n）1 8 の配列順を逆にした。他の部分は第 1 実施例と同じである。第 2 実施例でも第 1 実施例と同様の効果が得られる。

【0 0 3 3】

図 9 は、本発明の第 3 実施例の P D P 装置の構成を示す図である。第 1 及び第 2 実施例では、パネル 1 上で X 及び Y 電極の伸びる第 1 の方向の一方の端に X 電極の端子を、他方の端に Y 電極の端子を設け、コネクタ 4 1 と 4 2 を一方の端に

、コネクタ 43 と 44 を他方の端に設けたパネル 1 を使用した。しかし、一方の端に X 電極及び Y 電極の端子を設け、それに応じてコネクタ 41 と 42 を一方の端に設け、X 電極及び Y 電極の端子をコネクタ 41 と 42 を介して外部に接続することも可能である。この場合、コネクタ 1 個が収容する配線数はおよそ 2 倍になる。第 3 実施例はこのようなパネルを有する PDP 装置に本発明を適用した例である。

【0034】

図 9 に示すように、第 3 実施例の PDP 装置では、パネルの一方の端にコネクタ（図示せず）が設けられ、維持電極駆動回路基板 19 が接続される。維持電極駆動回路基板 19 には、コネクタの近くにスキャンドライバ 16 が設けられ、その後に偶数 X サステインドライバ（X-even）14、奇数 Y サステインドライバ（Y-odd）17、奇数 X サステインドライバ（X-odd）13、及び偶数 Y サステインドライバ（Y-even）18 がこの順に設けられている。このように、奇数 X サステインドライバ 13 と偶数 X サステインドライバ 14 の配列順は、奇数 Y サステインドライバ 17 と偶数 Y サステインドライバ 18 の配列順と逆になっており、第 1 実施例と同様の効果が得られる。

【0035】

【発明の効果】

以上説明したように、本発明によれば、単にサステインドライバの配置順を変えるだけで、リングングによる高輝度又は低輝度の表示ラインを目立たなくして、輝度ムラを低減できる。

【図面の簡単な説明】

【図 1】

本発明の適用される ALIS 方式プラズマディスプレイ（PDP）装置の構成を示すブロック図である。

【図 2】

従来の PDP 装置のサステイン駆動回路部品の配置を示す図である。

【図 3】

リングングの発生を説明する図である。

【図 4】

従来の PDP 装置におけるリングングによる輝度ムラの発生を説明する図である。

【図 5】

リングングによる輝度ムラの発生を低減できる従来の PDP 装置の構成を示す図である。

【図 6】

本発明の第 1 実施例の PDP 装置の構成を示す図である。

【図 7】

第 1 実施例の PDP 装置におけるリングングの状況を説明する図である。

【図 8】

本発明の第 2 実施例の PDP 装置の構成を示す図である。

【図 9】

本発明の第 3 実施例の PDP 装置の構成を示す図である。

【符号の説明】

- 1 … パネル
- 11 … アドレスドライバ
- 12 … 第 1 (X) 電極駆動回路
- 13 … 奇数 X サステインドライバ
- 14 … 偶数 X サステインドライバ
- 15 … 第 2 (Y) 電極駆動回路
- 16 … スキャンドライバ
- 17 … 奇数 Y サステインドライバ
- 18 … 偶数 Y サステインドライバ

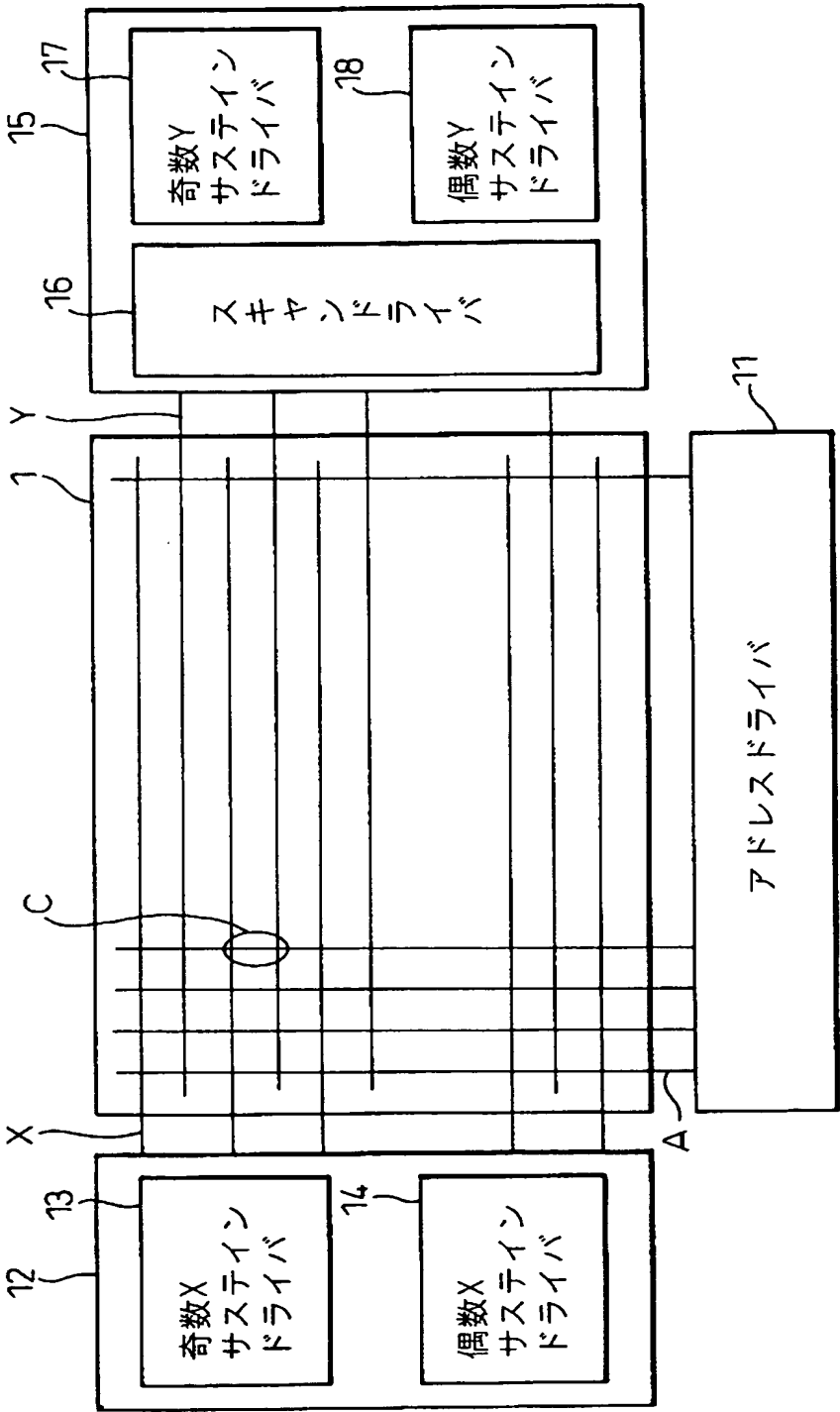
【書類名】

図面

【図 1】

図 1

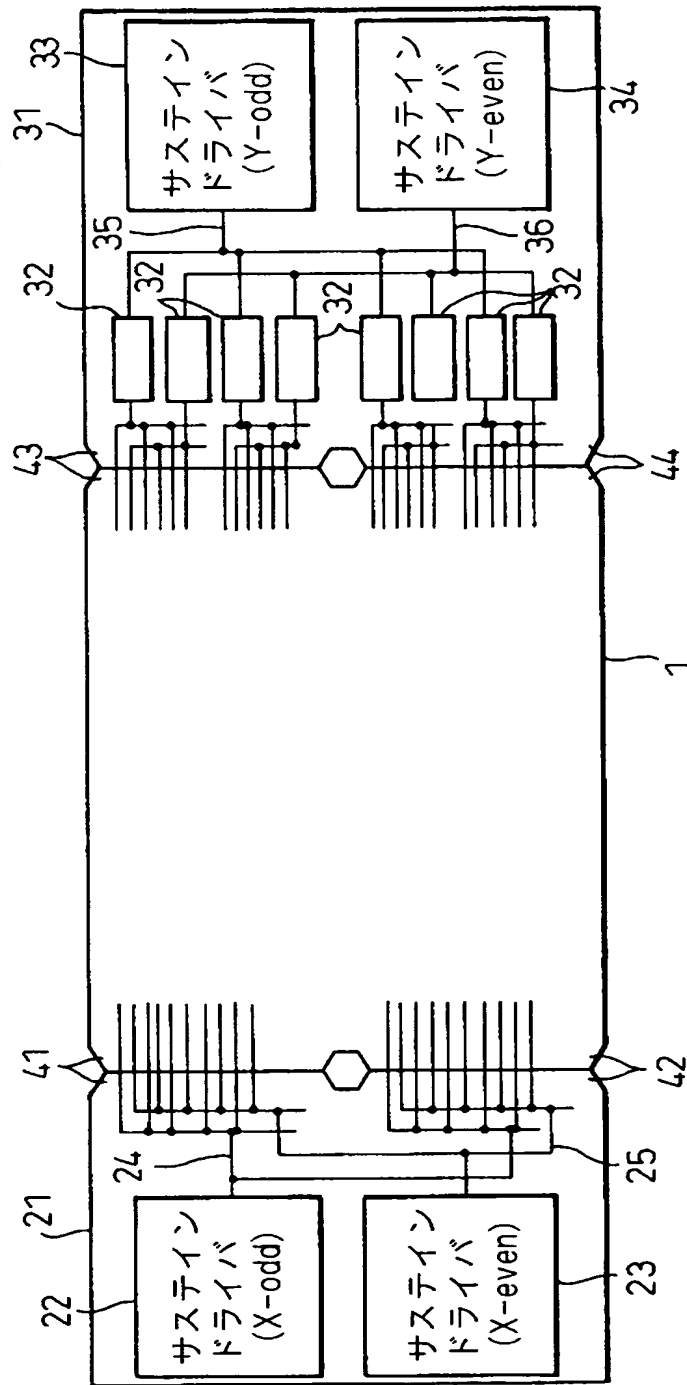
ALIS方式PDP装置の従来例



【図 2】

図 2

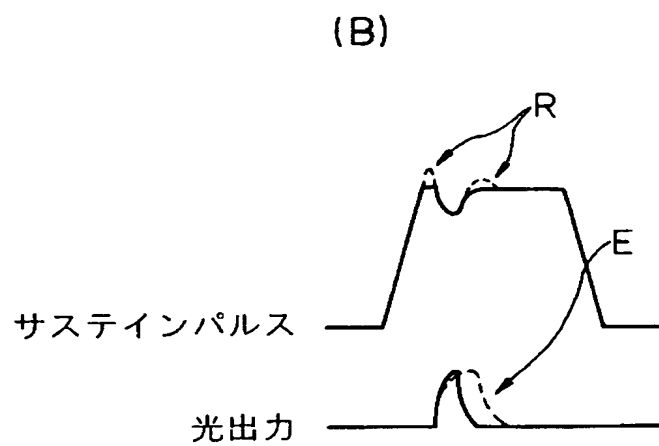
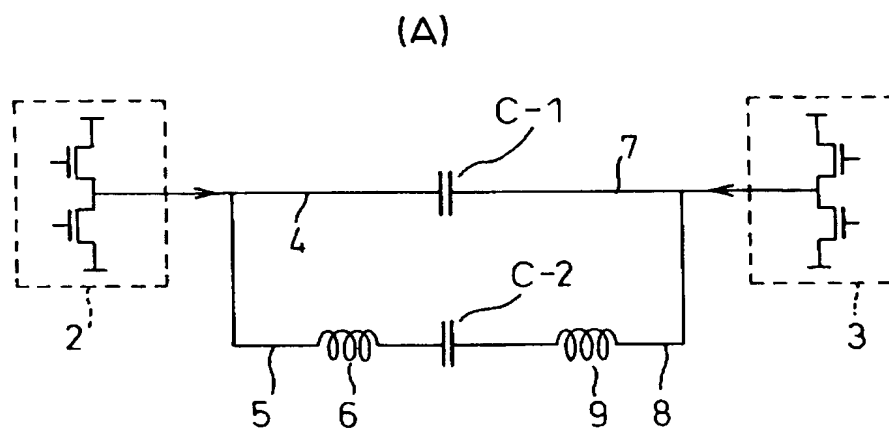
従来のPDP装置の駆動回路部品配置



【図 3】

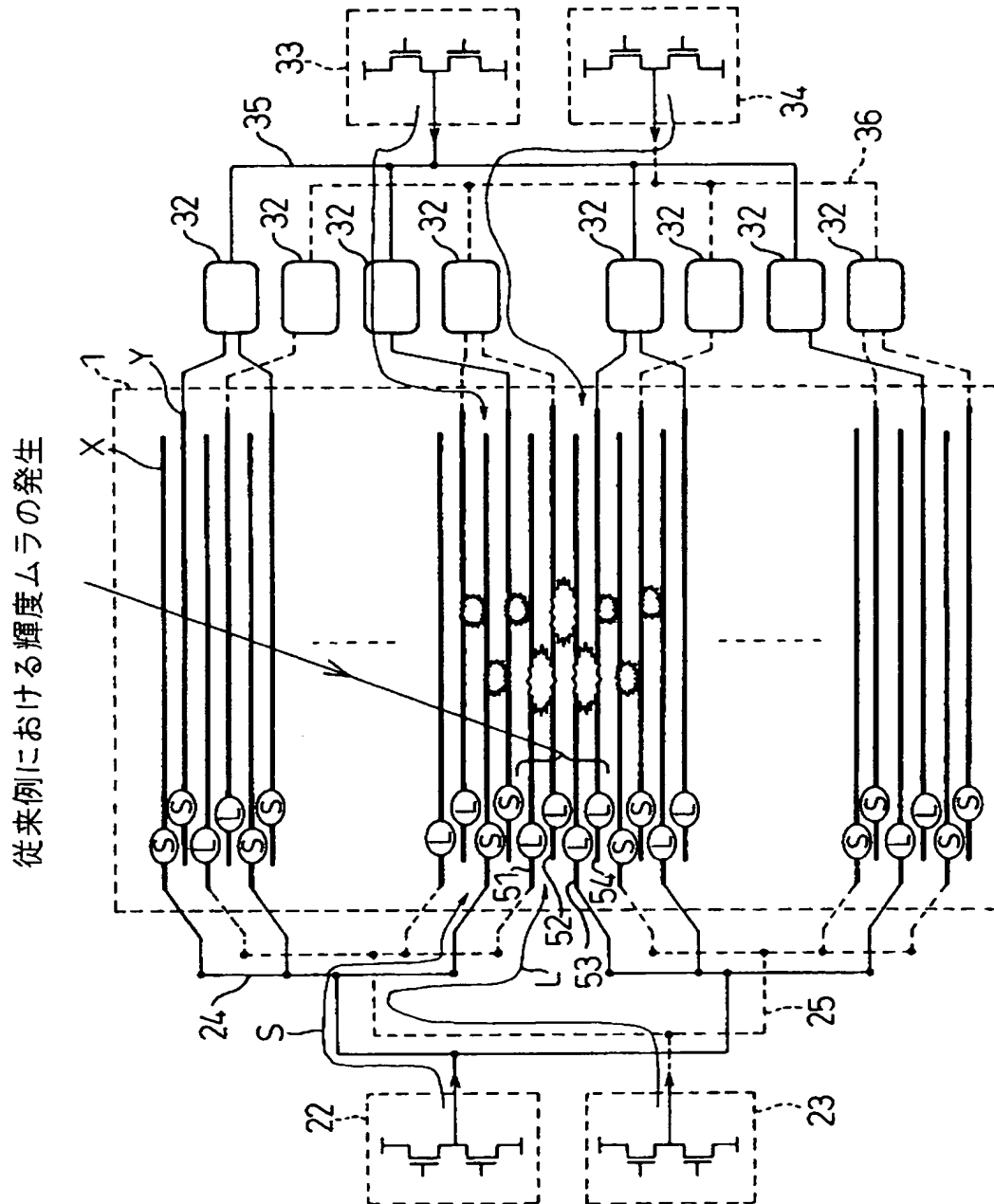
図 3

リングングの発生



【図 4】

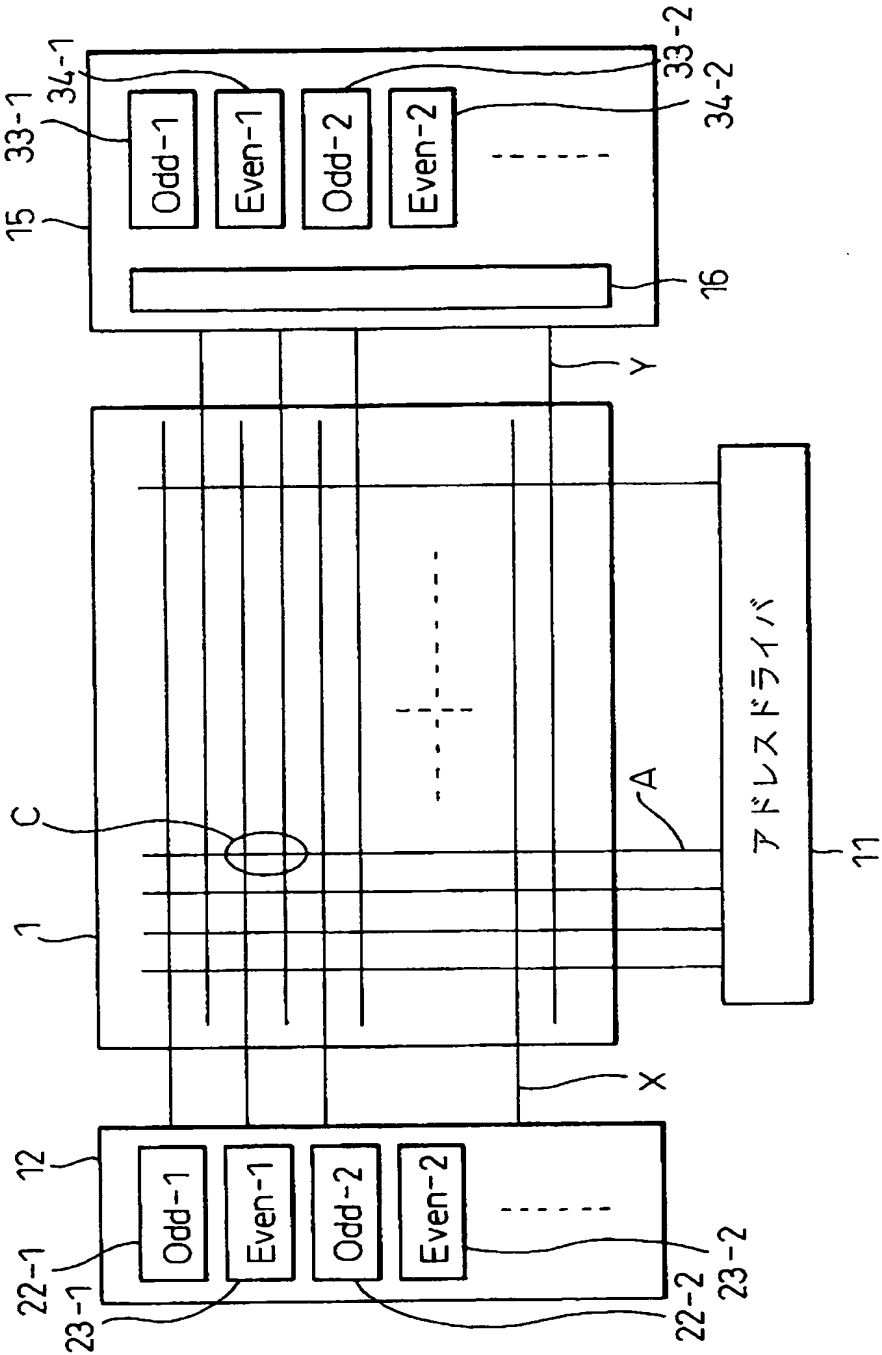
図 4



【図 5】

図 5

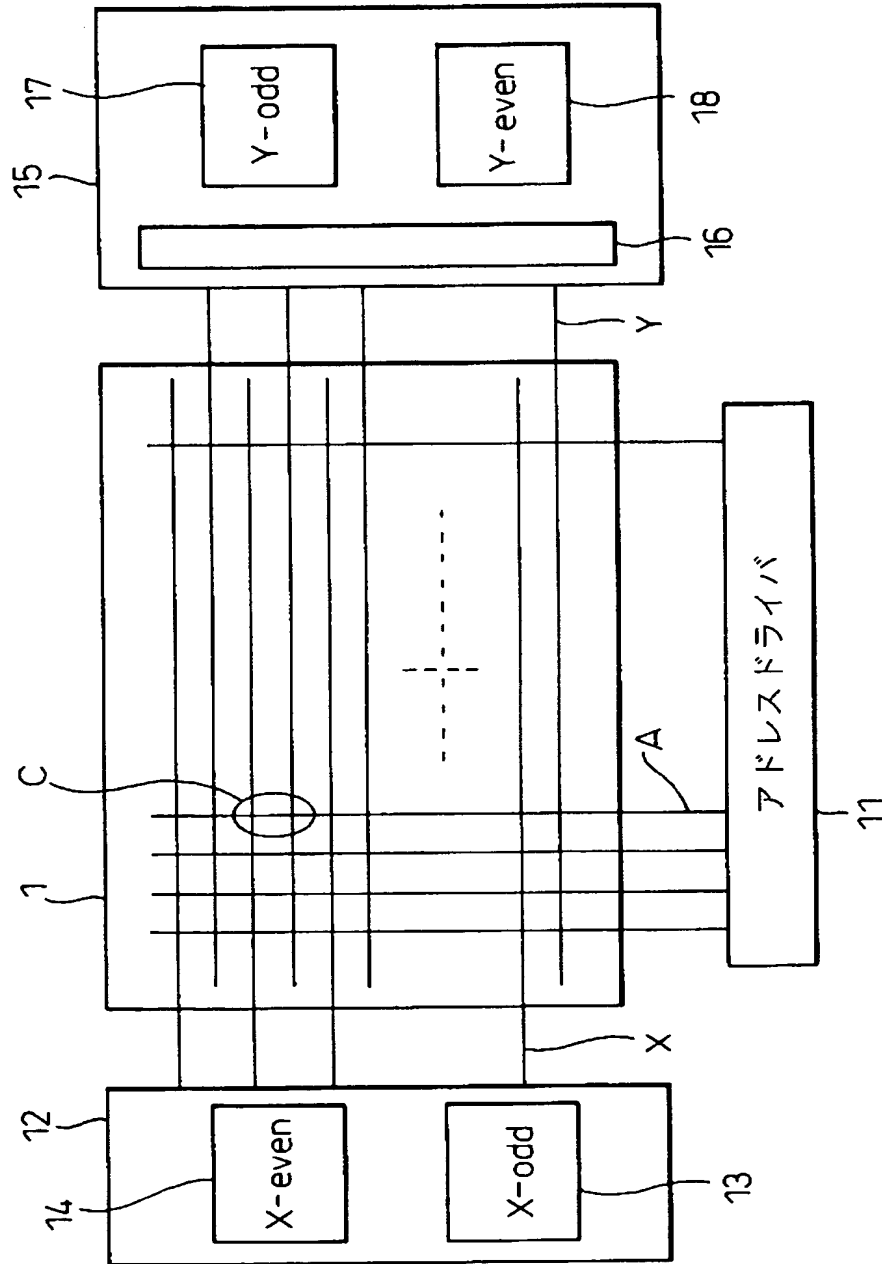
ALIS方式PDP装置の他の従来例



【図 6】

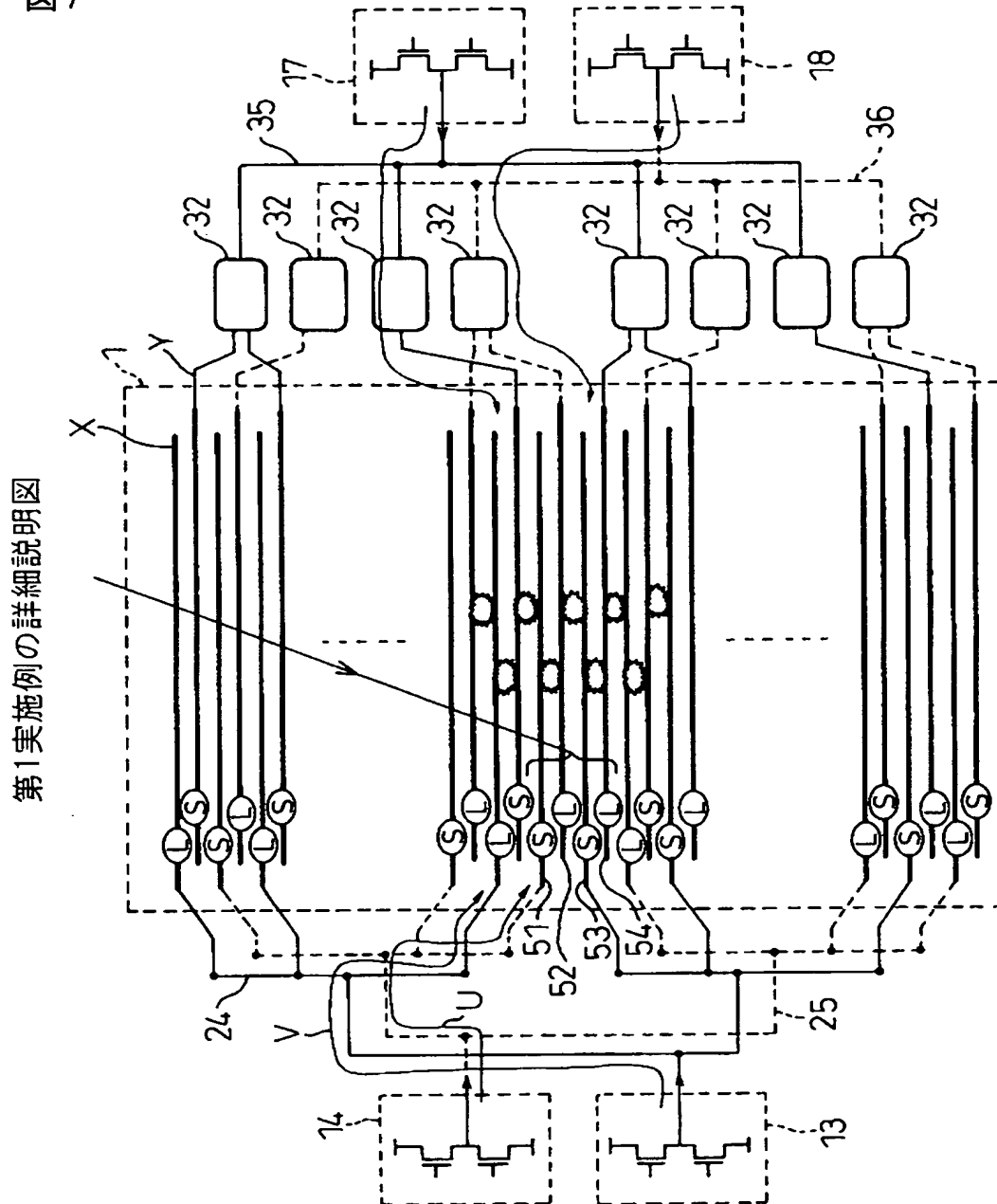
図 6

本発明の第1実施例のPDP装置



【図 7】

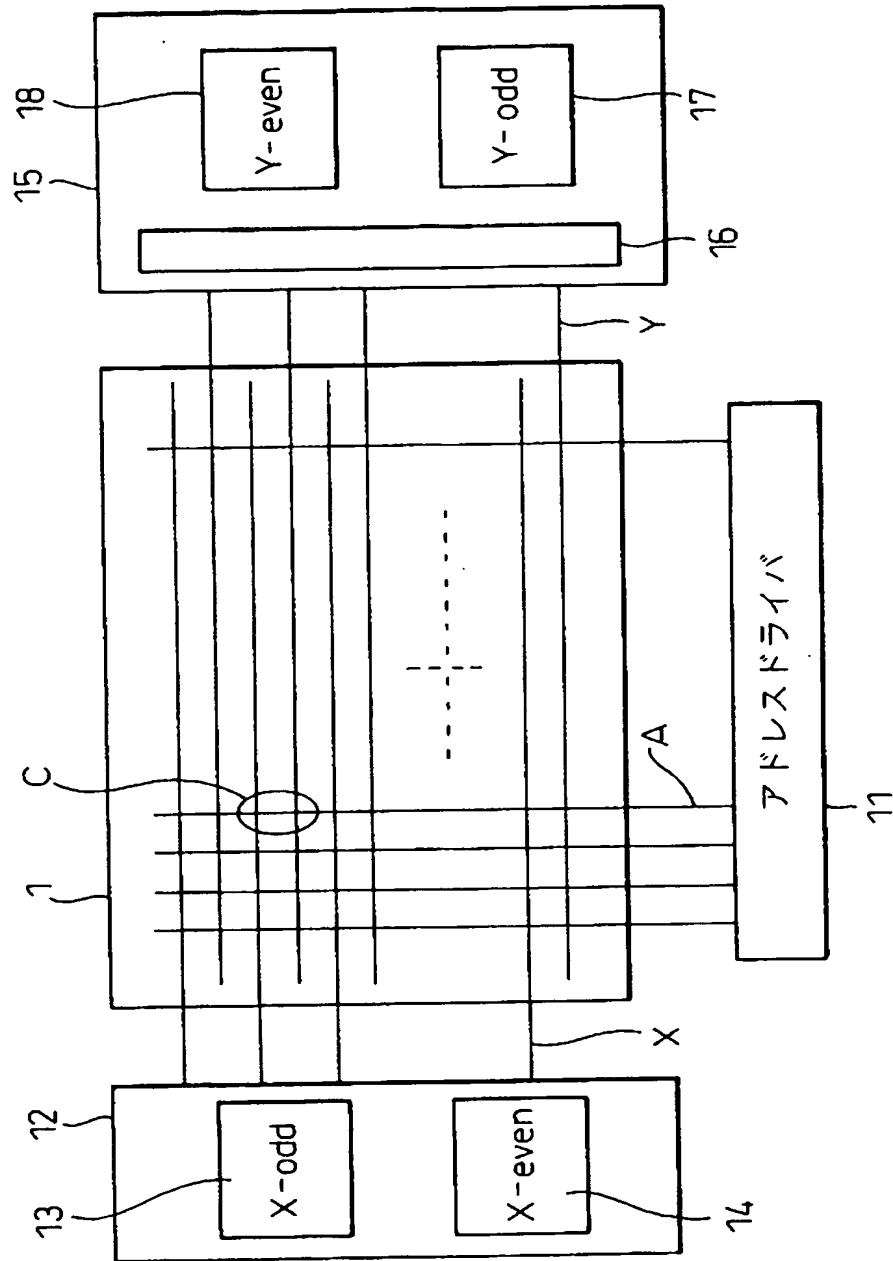
图7



【図 8】

図 8

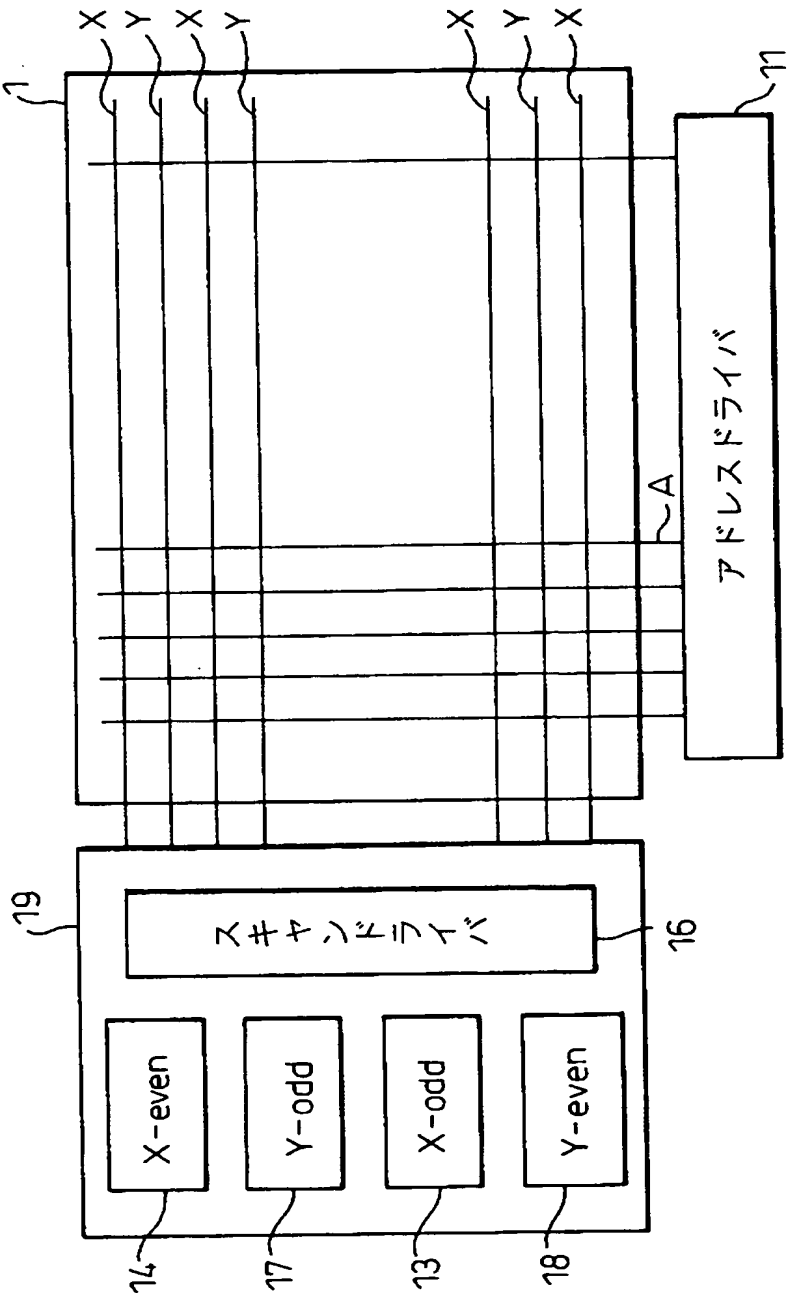
本発明の第2実施例のPDP装置



【図 9】

図9

本発明の第3実施例のPDP装置の駆動



【書類名】 要約書

【要約】

【課題】 リンギングによる輝度ムラを低減した A L I S 方式 P D P 装置を低コストで実現する。

【解決手段】 A L I S 方式 P D P 装置において、第 1 (X) 及び第 2 (Y) 電極 X, Y からサステイン駆動回路 1 3, 1 4, 1 7, 1 8 までの維持放電パルスの信号経路のそれぞれの長さである経路長がその周辺の X 及び Y 電極の経路長に比べて長い又は短い X 及び Y 電極が、集中して存在しないようにし、具体的には奇数及び偶数 X サステイン駆動回路 1 3, 1 4 の配列順と、奇数及び偶数 Y サステイン駆動回路 1 7, 1 8 の配列順を逆にする。

【選択図】 図 6

特願 2 0 0 3 - 1 5 4 2 1 0

出 願 人 履 歴 情 報

識別番号

[5 9 9 1 3 2 7 0 8]

1. 変更年月日

1 9 9 9 年 9 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号

氏 名

富士通日立プラズマディスプレイ株式会社